

AJ

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-151206

(43)Date of publication of application : 30.05.2000

(51)Int.Cl.

H01P 1/202

H01P 7/04

H01P 11/00

(21)Application number : 10-316618

(71)Applicant : NGK INSULATORS LTD

(22)Date of filing : 06.11.1998

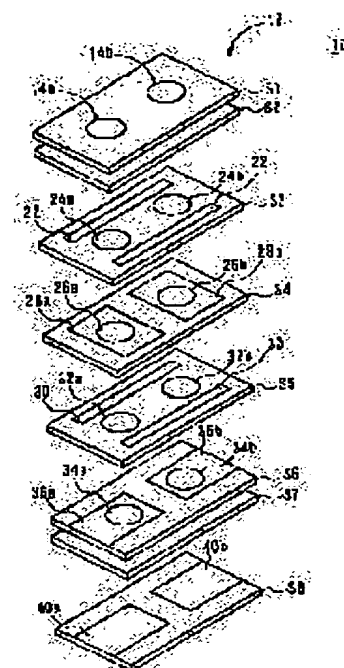
(72)Inventor : MIZUTANI YASUHIKO  
HIRAI TAKAMI  
MIZUNO KAZUYUKI

## (54) LAMINATED DIELECTRIC FILTER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize the suppression of inductive coupling between coaxial resonators, to adjust the position of an attenuation pole even if passband width is made constant and further to adjust resonator length (frequency).

**SOLUTION:** This filter has a laminated body 12 where many dielectric layers S1 to S8 in which plural viaholes conductor are formed are laminated, two coaxial resonators 14a and 14b made by the viahole conductor lamination are provided internally and input, output and earth electrodes are also formed on side faces and respectively forms an input side short circuit electrode 40a and an output side short circuit electrode 40b which are connected to the earth electrode at each short circuit end of the two coaxial resonators 14a and 14b in the laminated body 12. In such a case, for instance, the electrode 40a is formed at the side face on the side of one short side of the laminated body 12 and the electrode 40b is formed at the side face on the side of the other short side of the laminated body 12.



## LEGAL STATUS

[Date of request for examination]

09.08.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision of  
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51)Int.Cl. <sup>7</sup>	識別記号	F I	マークシート(参考)
H 0 1 P 1/202		H 0 1 P 1/202	5 J 0 0 6
7/04		7/04	
11/00		11/00	H

審査請求 未請求 請求項の数9 O L (全 14 頁)

(21)出願番号	特願平10-316618	(71)出願人	000004064 日本碍子株式会社 愛知県名古屋市瑞穂区須田町 2 番56号
(22)出願日	平成10年11月 6 日 (1998. 11. 6)	(72)発明者	水谷 靖彦 愛知県名古屋市瑞穂区須田町 2 番56号 日 本碍子株式会社内
		(72)発明者	平井 隆己 愛知県名古屋市瑞穂区須田町 2 番56号 日 本碍子株式会社内
		(74)代理人	100077665 弁理士 千葉 剛宏 (外 1 名)

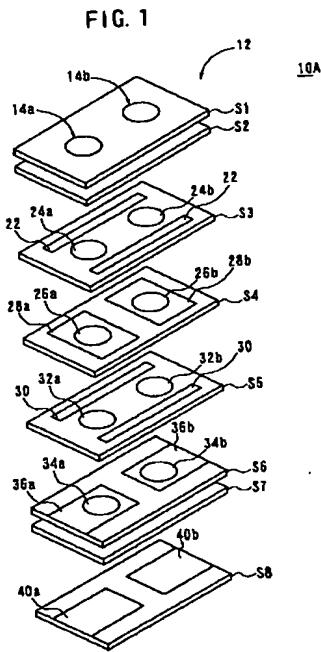
最終頁に続く

(54)【発明の名称】 積層型誘電体フィルタ

(57)【要約】

【課題】同軸型共振器間の誘導結合の抑制を実現して、通過帯域幅を一定にしても減衰極の位置を調整することができ、更に、共振器長（周波数）の調整も行えるようにする。

【解決手段】複数のビア導体が形成された誘電体層 S 1 ～ S 8 が多数積層されて、内部にビア導体の積層による 2 本の同軸型共振器 1 4 a 及び 1 4 b が内装され、かつ、側面に入力端子、出力端子及びアース電極が形成された積層体 1 2 を有し、該積層体 1 2 内における 2 本の同軸型共振器 1 4 a 及び 1 4 b の各短絡側端に、アース電極と接続される入力側短絡電極 4 0 a 及び出力側短絡電極 4 0 b をそれぞれ形成して構成する。この場合、例えば入力側短絡電極 4 0 a を積層体 1 2 の一方の短辺側の側面に形成し、出力側短絡電極 4 0 b を積層体 1 2 の他方の短辺側の側面に形成する。



## 【特許請求の範囲】

【請求項 1】複数のビア導体が形成された誘電体層が多数積層されて、内部に前記ビア導体の積層による複数の同軸型共振器が内装され、かつ、外周面に入力端子、出力端子及びアース電極が形成された積層体を有し、前記積層体内における前記複数の同軸型共振器の各短絡側端に、前記アース電極と接続される短絡電極がそれぞれ形成されていることを特徴とする積層型誘電体フィルタ。

【請求項 2】請求項 1 記載の積層型誘電体フィルタにおいて、前記複数の短絡電極は、前記積層体の少なくとも 2 つの側面に引き出されていることを特徴とする積層型誘電体フィルタ。

【請求項 3】請求項 1 記載の積層型誘電体フィルタにおいて、前記複数の短絡電極は、前記積層体の 1 つの側面に引き出されていることを特徴とする積層型誘電体フィルタ。

【請求項 4】請求項 1～3 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、前記複数の短絡電極は、前記同軸型共振器の短絡側端から前記アース電極に向かって互いの間隔が変化するように形成されていることを特徴とする積層型誘電体フィルタ。

【請求項 5】請求項 1～4 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、前記積層体の表面のうち、少なくとも 1 つの面に前記アース電極が形成されていないことを特徴とする積層型誘電体フィルタ。

【請求項 6】請求項 1～5 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、前記積層体内の誘電体層上に前記複数の同軸型共振器と接続される張出し電極がそれぞれ形成され、前記積層体内に、前記張出し電極に対して容量結合された結合調整電極を有することを特徴とする積層型誘電体フィルタ。

【請求項 7】請求項 1～6 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、前記積層体内の誘電体層上において、入力側の同軸型共振器と接続され、かつ、前記入力端子と接続される入力側引出し電極と、前記積層体内の誘電体層上において、出力側の同軸型共振器と接続され、かつ、前記出力端子と接続される出力側引出し電極とを有することを特徴とする積層型誘電体フィルタ。

【請求項 8】請求項 1～6 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、前記積層体内の誘電体層上において、入力側の同軸型共振器に形成された入力側張出し電極と、前記積層体内の誘電体層上において、出力側の同軸型共

振器に形成された出力側張出し電極と、前記入力端子に接続され、かつ、前記入力側張出し電極に対して容量結合された入力用電極と、前記出力端子に接続され、かつ、前記出力側張出し電極に対して容量結合された出力用電極とを有することを特徴とする積層型誘電体フィルタ。

【請求項 9】請求項 1～8 のいずれか 1 項に記載の積層型誘電体フィルタにおいて、

前記アース電極に接続され、かつ、前記積層体内の誘電体層上において前記複数の同軸型共振器の各開放側端と容量結合された内層アース電極を有することを特徴とする積層型誘電体フィルタ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、携帯用電話機等の高周波無線機器に利用する高周波フィルタや、アンテナデュプレクサ等に使用される積層型誘電体フィルタに関し、特に、複数のビア導体が形成された誘電体層が多数積層されて、内部に前記ビア導体の積層による複数の同軸型共振器が内装された積層型誘電体フィルタに関する。

## 【0002】

【従来の技術】一般に、同軸型共振器を用いた積層型誘電体フィルタは、複数のビア導体が形成された誘電体層を多数積層することで積層体を形成すると共に、該積層体内に複数の同軸型共振器を構成し、更に、積層体の外周面のうち、同軸型共振器の一端と対向する面に形成されたアース電極と同軸型共振器の一端とを接続するようにしている（例えば特開平 10-28006 号公報、特開平 7-142914 号公報参照）。

【0003】携帯用電話機等の移動体通信システムの小型化に伴い、該移動体通信システムに使用される積層型誘電体フィルタにおいても小型化が要求されているが、プレス成形による同軸型共振器を使用した積層型誘電体フィルタでは、同軸型共振器を形成するための穴（同軸型共振器用の穴）が小さくなり、成形が困難であるだけでなく、同軸型共振器用の穴の壁面に均一の厚さで導電ペーストを塗布することも困難となるが、上述の構成にすることでこれらの問題が解決され、積層型誘電体フィルタの小型化が容易になる。

## 【0004】

【発明が解決しようとする課題】ところで、上述のような積層型誘電体フィルタにおいては、同軸型共振器の共振器長が誘電体層の層厚で決定されるため、誘電体層厚のばらつきにより共振器長が変化するという問題があった。

【0005】この共振器長を微調整するには、さまざまな厚みを有する複数の静電体層から適当な誘電体層を選別し、誘電体層を使い分けなければならないため、誘電体層の管理が必要であった。

【0006】また、積層型誘電体フィルタの小型化に伴い、同軸型共振器を形成しているビアホールの穴径や、共振器の間隔を小さくする必要がある。共振器間の間隔を狭くすると、共振器間の誘導結合が強くなってしまい、通過帯域幅が広くなり過ぎるという問題が発生する。

【0007】通過帯域幅を調整する方法として、結合調整電極を付加する方法が考えられるが、この方法では所望の通過帯域幅を実現すると、減衰極の位置も決まってしまう、必要な減衰量が確保できないという新たな問題が生じる。

【0008】本発明は、このような課題を考慮してなされたものであり、同軸型共振器間の誘導結合を抑制することができ、通過帯域幅を一定にしても減衰極の位置を調整することができ、しかも、共振器長（周波数）の調整も行うことができる積層型誘電体フィルタを提供することを目的とする。

【0009】

【課題を解決するための手段】本発明に係る積層型誘電体フィルタは、複数のビア導体が形成された誘電体層が多数積層されて、内部に前記ビア導体の積層による複数の同軸型共振器が内装され、かつ、外周面に入力端子、出力端子及びアース電極が形成された積層体を有し、前記積層体内における前記複数の同軸型共振器の各短絡側端に、前記アース電極と接続される短絡電極をそれぞれ形成して構成する（請求項1記載の発明）。

【0010】複数の同軸型共振器の各短絡側端が短絡電極を介して積層体の例えば側面に形成されたアース電極に接続されることになるため、同軸型共振器間の誘導結合を抑制することができる。

【0011】その結果、通過帯域幅を一定にしても、減衰極の位置を調整することが可能となり、必要な減衰量を確保することができる。また、例えば積層型誘電体フィルタを個別に分割する際に積層体の側面を削って短絡電極の長さを調整することによって、共振器長（周波数）の調整も可能となる。

【0012】そして、前記構成において、前記複数の短絡電極を、前記積層体の少なくとも2つの側面に引き出すようにしてもよい（請求項2記載の発明）。この場合、短絡電極とアース電極との接続点が互いに離間した位置となるため、同軸型共振器間の誘導結合の抑制を効果的に行うことができる。

【0013】また、前記構成において、前記複数の短絡電極を、前記積層体の1つの側面に引き出すようにしてもよい（請求項3記載の発明）。この場合、共振器長の調整を行う場合に、積層体の1つの側面のみを管理すればよいから、調整作業が簡単になるという効果がある。

【0014】また、前記構成において、前記複数の短絡電極を、前記同軸型共振器の短絡側端から前記アース電極に向かって互いの間隔が変化するように形成するよう

にしてもよい（請求項4記載の発明）。

【0015】この場合、短絡電極間の間隔を容易に変更できるため、同軸型共振器間の誘導結合を容易に調整でき、通過帯域幅を一定にしても減衰極を任意の位置に容易に調整することができる。

【0016】また、前記構成において、前記積層体の表面のうち、少なくとも1つの面に前記アース電極を形成しないで構成するようにしてもよい（請求項5記載の発明）。この場合、製造工程の単純化、材料費の削減を図ることができる。

【0017】また、前記構成において、前記積層体内の誘電体層上に前記複数の同軸型共振器と接続される張出し電極をそれぞれ形成し、前記積層体内に、前記張出し電極に対して容量結合された結合調整電極を設けるようにしてもよい（請求項6記載の発明）。

【0018】この場合、前記結合調整電極と入力側の同軸型共振器との間、並びに前記結合調整電極と別の同軸型共振器との間にそれぞれ容量が形成される。等価回路的には、これら容量の合成容量が前記入力側の同軸型共振器と前記別の同軸型共振器との間に形成される誘導結合と並列に接続されたかたちになるため、前記容量によって前記誘導結合度を調整することができ、所望の帯域幅を有するフィルタを得ることができる。

【0019】前記容量の調整は、例えば入力側の同軸型共振器と結合調整電極との重なり面積及びこれらの間の距離並びに前記別の同軸型共振器と結合調整電極との重なり面積及びこれらの間の距離を変化させることによって容易に行うことができる。

【0020】また、前記結合調整容量による合成容量が同軸型共振器間の誘導結合と並列に接続されたかたちになることから、隣接する同軸型共振器間には並列共振回路が挿入接続されたことになる。

【0021】この容量とインダクタンスとからなる並列共振回路のインピーダンスは並列共振点の前後で誘導性から容量性へと変化するため、隣接する同軸型共振器と結合調整容量間にそれぞれ形成される容量の値を調整することにより、同軸型共振器間の結合を誘導性にも容量性にもすることができる。

【0022】いま、同軸型共振器間の結合を誘導性にした場合を考えると、通過帯域の高周波側に並列共振点が存在するから、高周波側に減衰極をもったフィルタが得られ、また、同軸型共振器間の結合を容量性にすると、通過帯域の低周波側に並列共振点が存在することになり、低周波側に減衰極をもったフィルタが得られ、いずれの場合もフィルタの減衰特性を改善することができる。

【0023】また、前記構成において、前記積層体内の誘電体層上において、入力側の同軸型共振器と接続され、かつ、前記入力端子と接続される入力側引出し電極と、前記積層体内の誘電体層上において、出力側の同軸

型共振器と接続され、かつ、前記出力端子と接続される出力側引出し電極とを設けるようにしてもよい（請求項7記載の発明）。

【0024】また、前記構成において、前記積層体内の誘電体層上において、入力側の同軸型共振器に形成された入力側張出し電極と、前記積層体内の誘電体層上において、出力側の同軸型共振器に形成された出力側張出し電極と、前記入力端子に接続され、かつ、前記入力側張出し電極に対して容量結合された入力用電極と、前記出力端子に接続され、かつ、前記出力側張出し電極に対して容量結合された出力用電極とを設けるようにしてもよい（請求項8記載の発明）。

【0025】この場合、例えば入力側張出し電極と入力用電極との距離を小さくする、及び／又は出力側張出し電極と出力用電極との距離を小さくすることで、これらの間に形成される静電容量の容量値を大きくすることができ、信号波形に現れるリップルを小さくすることができる。

【0026】また、前記構成において、前記アース電極に接続され、かつ、前記積層体内の誘電体層上において前記複数の同軸型共振器の各開放側端と容量結合された内層アース電極を設けるようにしてもよい（請求項9記載の発明）。

【0027】この場合、各同軸型共振器の開放側端と内層アース電極との間に形成される静電容量も同軸型共振器を等価変換したときの並列共振回路の静電容量に付加されることになるため、共振周波数を同一とすれば、並列共振回路のインダクタンスは小さくて済むことになり、その結果、同軸型共振器の長さもより小さくなり、積層型誘電体フィルタ全体の長さも短くすることができる。

【0028】

【発明の実施の形態】以下、本発明に係る積層型誘電体フィルタを例えばバンドパスフィルタに適用したいくつかの実施の形態例を図1～図14を参照しながら説明する。

【0029】まず、第1の実施の形態に係るフィルタ10Aは、図2に示すように、複数枚の板状の誘電体層が積層、焼成されて構成された積層体12内に、2本の同軸型共振器14a及び14bが形成された構成を有する。

【0030】具体的には、前記積層体12は、図1に示すように、上から順に、第1の誘電体層S1～第8の誘電体層S8とが積み重ねられて構成されている。これら第1～第8の誘電体層S1～S8は1枚あるいは複数枚の層にて構成される。

【0031】また、図2に示すように、積層体12の外周面のうち、例えばその左側面に入力端子16が形成され、右側面に出力端子18が形成され、これら入力端子16及び出力端子18を除く全側面にアース電極20が

形成されている。この例では、積層体12の上面及び下面にはアース電極20は形成されていない。

【0032】そして、この第1の実施の形態に係るフィルタ10Aにおいては、第1～第7の誘電体層S1～S7について、それぞれ2つのビアホールが形成され、更に、これらビアホール内に導体が埋設されてそれぞれ2つのビア導体が埋め込まれたかたちとなっている。従って、第1～第8の誘電体層S1～S8を積層して積層体12とすることにより、該積層体12内には、2つのビア導体の積層による2本の同軸型共振器14a及び14bが内装され、かつ、これら同軸型共振器14a及び14bの開放側端が積層体12の一主面に露出したかたちとなる。

【0033】また、この第1の実施の形態に係るフィルタ10Aにおいては、第3の誘電体層S3の一主面に、2枚の結合調整電極22が2つのビア導体24a及び24b（同軸型共振器14a及び14b）の配列方向に沿って、かつ、これら2つのビア導体24a及び24bを挟む位置に形成されている。

【0034】前記第3の誘電体層S3の下層に位置する第4の誘電体層S4の一主面には、2つのビア導体26a及び26bにそれぞれ接続され、かつ、これら2つのビア導体26a及び26bから第4の誘電体層S4の長辺に向かって張り出す張出し電極28a及び28bが形成されている。

【0035】前記第4の誘電体層S4の下層に位置する第5の誘電体層S5の一主面には、2枚の結合調整電極30が2つのビア導体32a及び32bの配列方向に沿って、かつ、これら2つのビア導体32a及び32bを挟む位置に形成されている。

【0036】上述した結合調整電極22及び30は、アース電極20、入力端子16及び出力端子18に対して電位的にフローティング状態とされている。

【0037】前記第5の誘電体層S5の下層に位置する第6の誘電体層S6の一主面には、入力側のビア導体34a（入力側の同軸型共振器14a）と接続され、かつ、入力端子16と接続される入力側引出し電極36aと、出力側のビア導体34b（出力側の同軸型共振器14b）と接続され、かつ、出力端子18と接続される出力側引出し電極36bとが形成されている。

【0038】そして、この第1の実施の形態に係るフィルタ10Aにおいては、最下層に位置する第8の誘電体層S8の一主面に、入力側の同軸型共振器14aにおける短絡側端と接続され、かつ、積層体12の1つの側面（一方の短辺側の側面）に形成されたアース電極20と接続される入力側短絡電極40aが形成され、出力側の同軸型共振器14bにおける短絡側端と接続され、かつ、積層体12の1つの側面（他方の短辺側の側面）に形成されたアース電極20と接続される出力側短絡電極40bが形成されている。

【0039】第1の実施の形態に係るフィルタ10Aは、基本的には以上のように構成されるものであるが、ここで、各電極の電氣的な結合について図2及び図3を参照しながら説明する。

【0040】図2に示すように、入力側の同軸型共振器14a及び出力側の同軸型共振器14b同士は互いに誘導結合され、これにより、等価回路ではインダクタンスLが挿入されたかたちになる(図3参照)。

【0041】また、入力側の同軸型共振器14aに形成された張出し電極28aと上方の結合調整電極22との間、並びに出力側の同軸型共振器14bに形成された張出し電極28bと上方の結合調整電極22の間にはそれぞれ静電容量C1及びC2が形成されたかたちとなり、入力側の同軸型共振器14aに形成された張出し電極28aと下方の結合調整電極30との間、並びに出力側の同軸型共振器14bに形成された張出し電極28bと下方の結合調整電極30の間にはそれぞれ静電容量C3及びC4が形成されたかたちとなる。

【0042】従って、第1の実施の形態に係るフィルタ10Aの等価回路は、図3に示すようになり、バンドパスフィルタを構成することとなる。

【0043】図3において、静電容量C10は、入力側の同軸型共振器14aと上方及び下方の結合調整電極22及び30間の静電容量C1及びC3(図2参照)と、出力側の同軸型共振器14bと上方及び下方の結合調整電極22及び30間の静電容量C2及びC4との合成容量を示す。

【0044】また、静電容量C11及びインダクタンスL11は入力側の同軸型共振器14aを等価変換したときの静電容量及びインダクタンスであり、静電容量C12及びインダクタンスL12は出力側の同軸型共振器14bを等価変換したときの静電容量及びインダクタンスである。

【0045】このように、第1の実施の形態に係るフィルタ10Aにおいては、積層体12内における2つの同軸型共振器14a及び14bの各短絡側端に、アース電極20と接続される短絡電極40a及び40bをそれぞれ形成するようにしたので、2つの同軸型共振器14a及び14bの各短絡側端が短絡電極40a及び40bを介して積層体12の例えば側面に形成されたアース電極20に接続されることになり、同軸型共振器14a及び14b間の誘導結合(インダクタンスL)を抑制することが可能となる。

【0046】これにより、通過帯域幅を一定にしても、減衰極の位置を調整することが可能となり、必要な減衰量を確保することができる。また、例えば積層型誘電体フィルタ10Aを個別に分割する際に積層体12の側面を削って短絡電極40a及び40bの長さを調整することによって、共振器長(周波数)の調整も可能となる。

【0047】また、積層体12の他主面にアース電極2

0を形成する必要がなくなるため、製造工程の単純化、材料費の削減化を図ることができる。

【0048】特に、この第1の実施の形態においては、入力側短絡電極40a及び出力側短絡電極40bを、積層体12の一対の短辺側の側面にそれぞれ引き出すようにしたので、入力側短絡電極40aとアース電極20との接続点と出力側短絡電極40bとアース電極20との接続点とが互いに離間した位置となり、同軸型共振器14a及び14b間の誘導結合の抑制を効果的に行うことができる。

【0049】また、積層体12内における第4の誘電体層S4の一主面に2つの同軸型共振器14a及び14bと接続される張出し電極28a及び28bをそれぞれ形成し、積層体12内に、これら張出し電極28a及び28bに対して容量結合された結合調整電極22及び30を設けるようにしたので、上方及び下方の結合調整電極22及び30と入力側の同軸型共振器14aとの間にそれぞれ容量C1及びC3が形成され、上方及び下方の結合調整電極22及び30と出力側の同軸型共振器14bとの間にそれぞれ容量C2及びC4が形成される。

【0050】等価回路的には、これら容量C1、C2、C3及びC4の合成容量C10が入力側の同軸型共振器14aと出力側の同軸型共振器14bとの間に形成されるインダクタンスLと並列に接続されたかたちになるため、前記合成容量C10によって同軸型共振器14a及び14b間の誘導結合度を調整することができ、所望の帯域幅を有する積層型誘電体フィルタ10Aを得ることができる。

【0051】前記合成容量C10の調整は、例えば入力側の同軸型共振器14aに形成された張出し電極28aと結合調整電極22及び30との重なり面積及びこれらの間の距離並びに出力側の同軸型共振器14bに形成された張出し電極28bと結合調整電極22及び30との重なり面積及びこれらの間の距離を変化させることによって容易に行うことができる。

【0052】また、結合調整電極22及び30による合成容量C10が同軸型共振器14a及び14b間のインダクタンスLと並列に接続されたかたちになることから、隣接する同軸型共振器14a及び14b間には並列共振回路が挿入接続されたことになる。

【0053】この容量C10とインダクタンスLとからなる並列共振回路のインピーダンスは並列共振点の前後で誘導性から容量性へと変化するため、隣接する同軸型共振器14a及び14bと結合調整電極22及び30間にそれぞれ形成される容量C1～C4の値を調整することにより、同軸型共振器14a及び14b間の結合を誘導性にも容量性にもすることができる。

【0054】いま、同軸型共振器14a及び14b間の結合を誘導性にした場合を考えると、通過帯域の高周波側に並列共振点が存在することから、高周波側に減衰極

をもったフィルタが得られ、また、同軸型共振器14a及び14b間の結合を容量性にする、通過帯域の低周波側に並列共振点が存在することになり、低周波側に減衰極をもったフィルタが得られ、いずれの場合もフィルタの減衰特性を改善することができる。

【0055】次に、第1の実施の形態に係るフィルタ10Aの製造方法について説明する。第1の実施の形態に係るフィルタ10Aは、2つの同軸型共振器14a及び14b、結合調整電極22及び30、張出し電極28a及び28b、入力側引出し電極36a及び出力側引出し電極36b、入力側短絡電極40a及び出力側短絡電極40b等を完全に積層体12中に内蔵することから、これらの電極には損失の少ない比抵抗の低いものを用いることが好ましい。

【0056】使用する誘電体としては、信頼性が高く、誘電率の高いもの、即ちセラミック誘電体が好ましい。この場合、フィルタの小型化を有効に図ることができる。

【0057】また、製造方法としては、セラミック粉末の成形体に導体ペーストを塗布して電極パターンを形成した後、各々の成形体を積層し、更に焼成して緻密化し、導体とその内部に積層された状態でセラミック誘電体と一体化することが望ましい。

【0058】Ag系やCu系の導体を使用する場合には、それらの導体の融点が低く、通常の誘電体材料と同時に焼成することは困難であるところから、それらの融点(1100℃以下)よりも低い温度で焼成され得る誘電体材料を用いる必要がある。

【0059】また、マイクロ波フィルタとしてのデバイスの性格上、形成される並列共振回路の共振周波数の温度特性(温度係数)が $\pm 50 \text{ ppm}/^\circ\text{C}$ 以下になるような誘電体材料が好ましい。

【0060】このような誘電体材料としては、例えばコーゼライト系ガラス粉末と $\text{TiO}_2$ 粉末及び $\text{Nd}_2\text{Ti}_2\text{O}_7$ 粉末との混合物等のガラス系のものや、 $\text{BaO}-\text{TiO}_2-\text{Re}_2\text{O}_7-\text{Bi}_2\text{O}_3$ 系組成( $\text{Re}$ :レアース成分)に若干のガラス形成成分やガラス粉末を添加したもの、酸化バリウム-酸化チタン-酸化ネオジム系誘電体磁気組成物粉末に若干のガラス粉末を添加したものがある。

【0061】一例として、 $\text{MgO}:18 \text{ wt}\%-\text{Al}_2\text{O}_3:37 \text{ wt}\%-\text{SiO}_2:37 \text{ wt}\%-\text{B}_2\text{O}_3:5 \text{ wt}\%-\text{TiO}_2:3 \text{ wt}\%$ からなる組成のガラス粉末の73wt%と、市販の $\text{TiO}_2$ 粉末の17wt%と、 $\text{Nd}_2\text{Ti}_2\text{O}_7$ 粉末の10wt%を十分に混合し、混合粉末を得た。

【0062】なお、 $\text{Nd}_2\text{Ti}_2\text{O}_7$ 粉末は、 $\text{Nd}_2\text{O}_3$ 粉末と $\text{TiO}_2$ 粉末を1200℃で仮焼した後、粉碎して得たものを使用した。

【0063】次いで、この混合粉末に、アクリル系有機

バインダー、可塑剤、トルエン及びアルコール系の溶剤を加え、アルミナ玉石で十分に混合してスラリーとした。そして、このスラリーを用いて、ドクターブレード法により、0.2mm~0.5mmの厚みのグリーンテープを作製した。

【0064】次に、第1の実施の形態に係るフィルタ10Aにおいては、銀ペーストを導体ペーストとして図1に示した導体パターンをそれぞれ印刷し、次いで、これら導体パターンが印刷されたグリーンテープの厚みを調整するために必要なグリーンテープを重ねて図1の構造となるように重ね、積層した後、900℃で焼成して、積層体12を作製した。

【0065】前記のように構成した積層体12の側面のうち、入力端子16及び出力端子18を除く部分に、銀電極からなるアース電極20を印刷し、更に、アース電極20から絶縁し、かつ、入力側引出し電極36a及び出力側引出し電極36b(図2参照)に接続される銀電極を入力端子16及び出力端子18として印刷し、印刷した電極16、18及び20を850℃で焼き付けることによって、第1の実施の形態に係るフィルタ10Aを得た。

【0066】次に、第1の実施の形態に係るフィルタ10Aのいくつかの変形例について図4~図9を参照しながら説明する。なお、図1及び図2と対応するものについては同符号を付してその重複説明を省略する。

【0067】まず、第1の変形例に係るフィルタ10Aaは、図4及び図5に示すように、第1の実施の形態に係るフィルタ10A(図1及び図2参照)とほぼ同じ構成を有するが、第1の誘電体層S1にはビア導体は形成されず、代わりにその一主面にアース電極20が形成されている点で異なる。即ち、この第1の変形例に係るフィルタ10Aaは、積層体12の上面にもアース電極20が形成されたかたちになっている。

【0068】従って、図5に示すように、2つの同軸型共振器14a及び14bにおける各開放側端と積層体12の上面に形成されたアース電極20との間に容量C21及びC22が形成されることになる。等価回路的には、図3中に破線で示すように、各同軸型共振器14a及び14bの開放側端とアース電極20との間に形成される静電容量C21及びC22が2つの同軸型共振器14a及び14bを等価変換したときの各並列共振回路の静電容量C11及びC12に付加されることになるため、共振周波数を同一とすれば、並列共振回路のインダクタンスは小さくて済むことになり、その結果、各同軸型共振器14a及び14bの長さもより小さくなり、積層型誘電体フィルタ10Aa全体の長さも短くすることができる。

【0069】次に、第2の変形例に係るフィルタ10Abは、図6及び図7に示すように、第1の変形例に係るフィルタ10Aaとほぼ同じ構成を有するが、第1の誘

10

20

30

40

50

電体層S1と第2の誘電体層S2との間に、第9の誘電体層S9と第10の誘電体層S10が挿入されている点で異なる。

【0070】第9の誘電体層S9と第10の誘電体層S10には、それぞれ2つのビア導体(50a、50b)及び(52a、52b)が形成されており、第1の誘電体層S1の下層に位置する第9の誘電体層S9の一主面には、2つのビア導体50a及び50bにそれぞれ接続され、かつ、これら2つのビア導体50a及び50bから第9の誘電体層S9の短辺に向かってそれぞれ張り出す張出し電極54a及び54bが形成されている。

【0071】第10の誘電体層S10の一主面には、ビア導体52a及び52bを除くほぼ全面に積層体12の側面に形成されたアース電極20と接続された内層アース電極56が形成されている。この内層アース電極56とビア導体52a及び52bとはそれぞれリング状に形成された開口部58a及び58bを通じて絶縁されている。

【0072】従って、この第2の変形例においては、図7に示すように、2つの同軸型共振器14a及び14bの開放側端に形成された張出し電極54a及び54bと内層アース電極56との間に容量C21及びC22が形成されることになる。この場合も、第1の変形例に係るフィルタ10Aaと同様に、等価回路的には、図3に示すように、各同軸型共振器14a及び14bの開放側端とアース電極20との間に形成される静電容量C21及びC22が2つの同軸型共振器14a及び14bを等価変換したときの各並列共振回路の静電容量C11及びC12に付加されることになるため、共振周波数を同一とすれば、並列共振回路のインダクタンスは小さくて済むことになり、その結果、各同軸型共振器14a及び14bの長さもより小さくなり、積層型誘電体フィルタ10Ab全体の長さも短くすることができる。

【0073】次に、第3の変形例に係るフィルタ10Acは、図8及び図9に示すように、第2の変形例に係るフィルタ10Abとはほぼ同じ構成を有するが、第6の誘電体層S6の一主面に、入力端子16に接続された2枚の入力用電極70と出力端子18に接続された2枚の出力用電極72が形成されている点と、第6の誘電体層S6と第7の誘電体層S7との間に第11の誘電体層S11が挿入されている点で異なる。

【0074】入力用電極70は、2つのビア導体74a及び74bの配列方向に沿って、かつ、入力側のビア導体74aに接続せずに、該入力側のビア導体74aを挟む位置に形成され、出力用電極72は、2つのビア導体74a及び74bの配列方向に沿って、かつ、出力側のビア導体74bに接続せずに、該出力側のビア導体74bを挟む位置に形成されている。

【0075】前記第6の誘電体層S6の下層に位置する第11の誘電体層S11の一主面には、2つのビア導体

76a及び76bにそれぞれ接続され、かつ、これら2つのビア導体76a及び76b(同軸型共振器14a及び14b)から第11の誘電体層S11の長辺に向かって張り出す張出し電極78a及び78bが形成されている。

【0076】従って、図10に示すように、入力側の同軸型共振器14aに形成された張出し電極78aと入力用電極70との間、並びに出力側の同軸型共振器14bに形成された張出し電極78bと出力用電極72との間にはそれぞれ静電容量C31及びC32が形成されたかたちとなる。

【0077】例えば入力側の同軸型共振器14aに形成された張出し電極78aと入力用電極70との距離を小さくする、及び/又は出力側の同軸型共振器14bに形成された張出し電極78bと出力用電極72との距離を小さくすることで、これらの間に形成される静電容量C31及びC32の容量値を大きくすることができ、信号波形に現れるリップルを小さくすることができる。

【0078】次に、第2の実施の形態に係るフィルタ10Bについて図10を参照しながら説明する。なお、図1と対応するものについては同符号を付してその重複説明を省略する。

【0079】この第2の実施の形態に係るフィルタ10Bは、図10に示すように、第1の実施の形態に係るフィルタ10Aとはほぼ同じ構成を有するが、第8の誘電体層S8の一主面に形成される入力側短絡電極40a及び出力側短絡電極40bがそれぞれ平面ほぼL字状とされ、それぞれのアース電極20との接続点が第8の誘電体層S8の1つの長辺に対応した位置とされている点で異なる。

【0080】この場合、共振器長(周波数)の調整を行う際に、積層体12の1つの側面、つまり入力側短絡電極40aと出力側短絡電極40bが引き出された側面のみを管理すればよいと、調整作業が簡単になるという効果がある。

【0081】この第2の実施の形態に係るフィルタ10Bにおいても、第1の実施の形態に係るフィルタ10Aの変形例、即ち、第1～第3の変形例に係るフィルタ10Aa～10Acと同様の構成を採用することができる。

【0082】次に、第3の実施の形態に係るフィルタ10Cについて図11を参照しながら説明する。なお、図10と対応するものについては同符号を付してその重複説明を省略する。

【0083】この第3の実施の形態に係るフィルタ10Cは、図11に示すように、第2の実施の形態に係るフィルタ10B(図10参照)とはほぼ同じように、入力側短絡電極40a及び出力側短絡電極40bを積層体12の1つの側面(第8の誘電体層S8の一方の長辺)に引き出すようにしているが、入力側短絡電極40a及び出



力側短絡電極40bがほぼ平行四辺形状に形成され、かつ、第8の誘電体層S8の一方の長辺に向かってこれら短絡電極40a及び40b間の間隔が変化するように形成されている点で異なる。この例では、各短絡電極40a及び40b間の間隔が第8の誘電体層S8の一方の長辺に向かって徐々に離間するように形成した場合を示している。

【0084】この第3の実施の形態に係るフィルタ10Cにおいては、各短絡電極40a及び40b間の間隔を容易に変更できるため、同軸型共振器14a及び14b間の誘導結合を容易に調整でき、通過帯域幅を一定にしても減衰極を任意の位置に容易に調整することができる。

【0085】この第3の実施の形態に係るフィルタ10Cにおいても、第1の実施の形態に係るフィルタ10Aの変形例、即ち、第1～第3の変形例に係るフィルタ10Aa～10Acと同様の構成を採用することができる。

【0086】次に、第4の実施の形態に係るフィルタ10Dについて図12を参照しながら説明する。なお、図1と対応するものについては同符号を付してその重複説明を省略する。

【0087】この第4の実施の形態に係るフィルタ10Dは、図12に示すように、第1の実施の形態に係るフィルタ10A(図1参照)と同様の構成を有するが、複数枚の板状の誘電体層が積層、焼成されて構成された積層体12内に、3本の同軸型共振器14a～14cが形成された構成を有する点で異なる。

【0088】具体的には、第1～第7の誘電体層S1～S7について、それぞれ3つのビア導体が埋め込まれたかたちとなっており、第1～第8の誘電体層S1～S8を積層して積層体12とすることにより、該積層体12内には、3つのビア導体の積層による3本の同軸型共振器14a～14cが内装され、かつ、これら同軸型共振器14a～14cの開放側端が積層体の一主面に露出したかたちとなる。

【0089】また、この第4の実施の形態に係るフィルタ10Dにおいては、第3の誘電体層S3の一主面に、2枚の結合調整電極22a及び22bが2つのビア導体24a～24c(同軸型共振器14a～14c)の配列方向に沿って形成されている。

【0090】一方の結合調整電極22aは、入力側のビア導体24aと中央のビア導体24cに対応した位置であって、かつ、第3の誘電体層S3の一方の長辺寄りに形成され、他方の結合調整電極22bは、出力側のビア導体24bと中央のビア導体24cに対応した位置であって、かつ、第3の誘電体層S3の他方の長辺寄りに形成されている。

【0091】前記第3の誘電体層S3の下層に位置する第4の誘電体層S4の一主面には、3つのビア導体26

a～26cにそれぞれ接続され、かつ、これら3つのビア導体26a～26cから第4の誘電体層S4の長辺に向かって張り出す張出し電極28a～28cが形成されている。

【0092】前記第4の誘電体層S4の下層に位置する第5の誘電体層S5の一主面には、2枚の結合調整電極30a及び30bが2つのビア導体32a～32c(同軸型共振器14a～14c)の配列方向に沿って形成されている。

【0093】一方の結合調整電極30aは、入力側のビア導体32aと中央のビア導体32cに対応した位置であって、かつ、第5の誘電体層S5の一方の長辺寄りに形成され、他方の結合調整電極30bは、出力側のビア導体32bと中央のビア導体32cに対応した位置であって、かつ、第5の誘電体層S5の他方の長辺寄りに形成されている。

【0094】上述した結合調整電極22a、22b、30a及び30bは、アース電極20、入力端子16及び出力端子18に対して電位的にフローティング状態とされている。

【0095】そして、この第4の実施の形態に係るフィルタ10Dにおいては、最下層に位置する第8の誘電体層S8の一主面に、入力側の同軸型共振器14aにおける短絡側端と接続され、かつ、積層体12の1つの側面(一方の短辺側の側面)に形成されたアース電極20と接続される入力側短絡電極40aが形成され、出力側の同軸型共振器14bにおける短絡側端と接続され、かつ、積層体12の1つの側面(他方の短辺側の側面)に形成されたアース電極20と接続される出力側短絡電極40bが形成され、更に、中央の同軸型共振器14cにおける短絡側端と接続され、かつ、積層体12の1つの側面(一方の長辺側の側面)に形成されたアース電極20と接続される中央短絡電極40cが形成されている。

【0096】この第4の実施の形態に係るフィルタ10Dにおいても、第1の実施の形態に係るフィルタ10Aと同様に、3つの同軸型共振器14a～14cの各短絡側端が短絡電極40a～40cを介して積層体12の例えば側面に形成されたアース電極20に接続されることになり、同軸型共振器14a～14c間の誘導結合を抑制することが可能となる。

【0097】これにより、通過帯域幅を一定にしても、減衰極の位置を調整することが可能となり、必要な減衰量を確保することができ、しかも、例えば積層型誘電体フィルタ10Dを個別に分割する際に積層体12の側面を削って短絡電極40a～40cの長さを調整することによって、共振器長(周波数)の調整も可能となる。

【0098】また、入力側短絡電極40aとアース電極20との接続点、出力側短絡電極40bとアース電極20との接続点及び中央短絡電極40cとアース電極20との接続点とが互いに離間した位置となり、同軸型共振

器 14 a ~ 14 c 間の誘導結合の抑制を効果的に行うことができる。

【0099】また、結合調整電極 22 a、22 b、30 a 及び 30 b を設けるようにしたので、同軸型共振器 14 a ~ 14 c 間の誘導結合度を調整することができ、所望の帯域幅を有するフィルタ 10 D を得ることができる。

【0100】この第 4 の実施の形態に係るフィルタ 10 D においても、第 1 の実施の形態に係るフィルタ 10 A の変形例、即ち、第 1 ~ 第 3 の変形例に係るフィルタ 10 A a ~ 10 A c と同様の構成を採用することができ 10

る。  
【0101】次に、第 5 の実施の形態に係るフィルタ 10 E について図 13 を参照しながら説明する。なお、図 12 と対応するものについては同符号を付してその重複説明を省略する。

【0102】この第 5 の実施の形態に係るフィルタ 10 E は、図 13 に示すように、第 4 の実施の形態に係るフィルタ 10 D (図 12 参照) とほぼ同じ構成を有するが、第 8 の誘電体層 S 8 の一主面に形成される入力側短絡電極 40 a 及び出力側短絡電極 40 b がそれぞれ平面 20

はば L 字状とされ、そのアース電極 20 との接続点が、中央短絡電極 40 c と同様に第 8 の誘電体層 S 8 の 1 つの長辺に対応した位置とされている点で異なる。  
【0103】この場合、共振器長 (周波数) の調整を行う際に、積層体 12 の 1 つの側面、つまり入力側短絡電極 40 a、出力側短絡電極 40 b 及び中央短絡電極 40 c が引き出された側面のみを管理すればよいので、調整作業が簡単になるという効果がある。

【0104】この第 5 の実施の形態に係るフィルタ 10 E においても、第 1 の実施の形態に係るフィルタ 10 A の変形例、即ち、第 1 ~ 第 3 の変形例に係るフィルタ 10 A a ~ 10 A c と同様の構成を採用することができ 30

る。  
【0105】次に、第 6 の実施の形態に係るフィルタ 10 F について図 14 を参照しながら説明する。なお、図 13 と対応するものについては同符号を付してその重複説明を省略する。この第 6 の実施の形態に係るフィルタ 10 F は、図 14 に示すように、第 5 の実施の形態に係るフィルタ 10 E (図 13 参照) とほぼ同じように、入力側短絡電極 40 a 及び出力側短絡電極 40 b を積層体 12 の 1 つの側面 (第 8 の誘電体層 S 8 の一方の長辺) に引き出すようにしているが、入力側短絡電極 40 a 及び出力側短絡電極 40 b がほぼ平行四辺形状に形成され、かつ、第 8 の誘電体層 S 8 の一方の長辺に向かってこれら短絡電極 40 a ~ 40 c 間の間隔が変化するように形成されている点で異なる。この例では、各短絡電極 40 a ~ 40 c 間の間隔が第 8 の誘電体層 S 8 の一方の長辺に向かって徐々に離間するように形成した場合を示している。

【0106】この第 6 の実施の形態に係るフィルタ 10 F においては、各短絡電極 40 a ~ 40 c 間の間隔を容易に変更できるため、同軸型共振器 14 a ~ 14 c 間の誘導結合を容易に調整でき、通過帯域幅を一定にしても減衰極を任意の位置に容易に調整することができる。

【0107】この第 6 の実施の形態に係るフィルタ 10 F においても、第 1 の実施の形態に係るフィルタ 10 A の変形例、即ち、第 1 ~ 第 3 の変形例に係るフィルタ 10 A a ~ 10 A c と同様の構成を採用することができ 10

る。  
【0108】上述した第 1 ~ 第 6 の実施の形態に係るフィルタ 10 A ~ 10 F においては、積層体 12 内に 2 本の同軸型共振器 14 a 及び 14 b 並びに 3 本の同軸型共振器 14 a ~ 14 c を内装させた場合を示したが、その他、4 本以上の同軸型共振器を内装させたフィルタにも適用させることができる。

【0109】なお、この発明に係る積層型誘電体フィルタは、上述の実施の形態に限らず、この発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

【0110】

【発明の効果】以上説明したように、本発明に係る積層型誘電体フィルタによれば、同軸型共振器間の誘導結合を抑制することができ、通過帯域幅を一定にしても減衰極の位置を調整することができ、しかも、共振器長 (周波数) の調整も行うことができる。

【図面の簡単な説明】

【図 1】第 1 の実施の形態に係るフィルタの構成を示す分解斜視図である。

30 【図 2】第 1 の実施の形態に係るフィルタの構成を示す縦断面図である。

【図 3】第 1 の実施の形態に係るフィルタを示す等価回路図である。

【図 4】第 1 の変形例に係るフィルタの構成を示す分解斜視図である。

【図 5】第 1 の変形例に係るフィルタの構成を示す縦断面図である。

【図 6】第 2 の変形例に係るフィルタの構成を示す分解斜視図である。

40 【図 7】第 2 の変形例に係るフィルタの構成を示す縦断面図である。

【図 8】第 3 の変形例に係るフィルタの構成を示す分解斜視図である。

【図 9】第 3 の変形例に係るフィルタの構成を示す縦断面図である。

【図 10】第 2 の実施の形態に係るフィルタの構成を示す分解斜視図である。

【図 11】第 3 の実施の形態に係るフィルタの構成を示す分解斜視図である。

50 【図 12】第 4 の実施の形態に係るフィルタの構成を示す

す分解斜視図である。

【図13】第5の実施の形態に係るフィルタの構成を示す分解斜視図である。

【図14】第6の実施の形態に係るフィルタの構成を示す分解斜視図である。

【符号の説明】

10A、10Aa～10Ac、10B～10F…フィルタ

12…積層体

同軸型共振器

14b…出力側の同軸型共振器

軸型共振器

16…入力端子

20…アース電極

14a…入力側の

14c…中央の同

軸型共振器

18…出力端子

22、22a、2\*

\*2b…結合調整電極

28a、28b…張出し電極

0b…結合調整電極

36a…入力側引出し電極

出し電極

40a…入力側短絡電極

絡電極

40c…中央短絡電極

張出し電極

10 56…内層アース電極

72…出力用電極

張出し電極

S1～S11…第1～第11の誘電体層

30、30a、3

36b…出力側引

出し電極

40b…出力側短

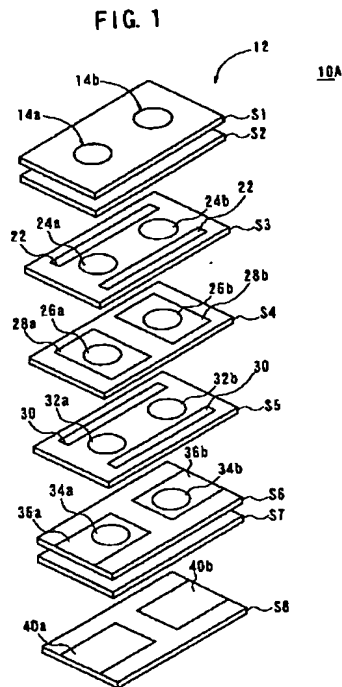
絡電極

54a、54b…

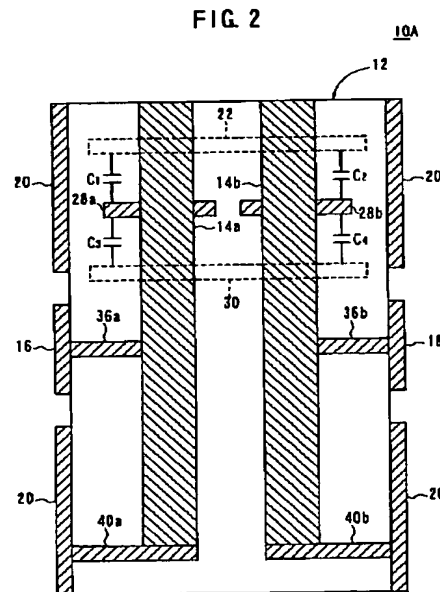
70…入力用電極

78a、78b…

【図1】

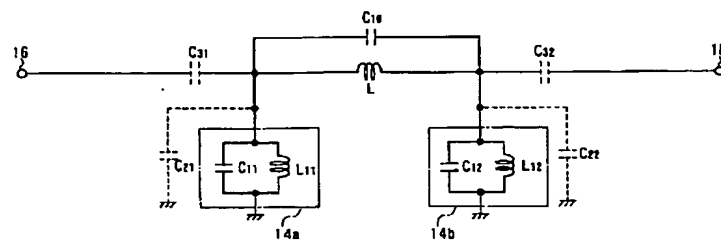


【図2】



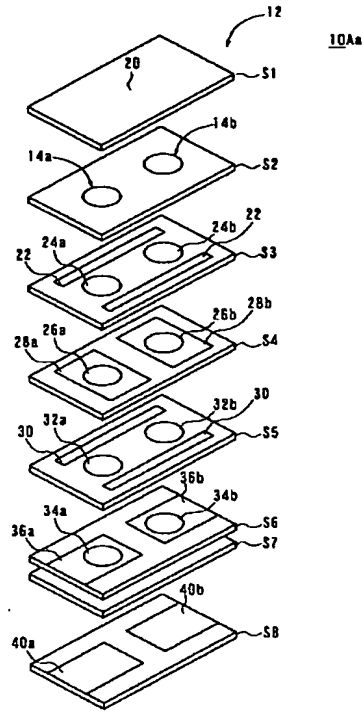
【図3】

FIG. 3



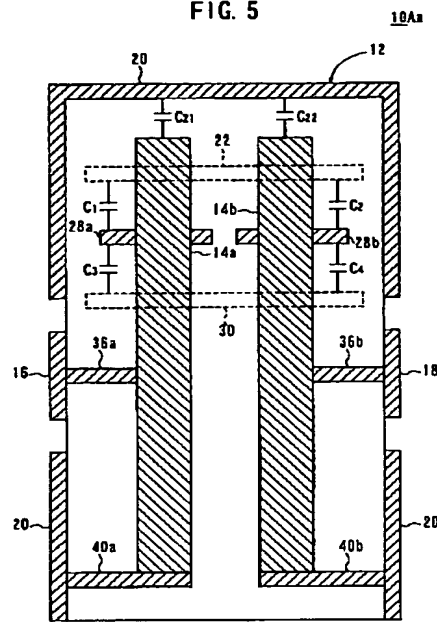
【図4】

**FIG. 4**



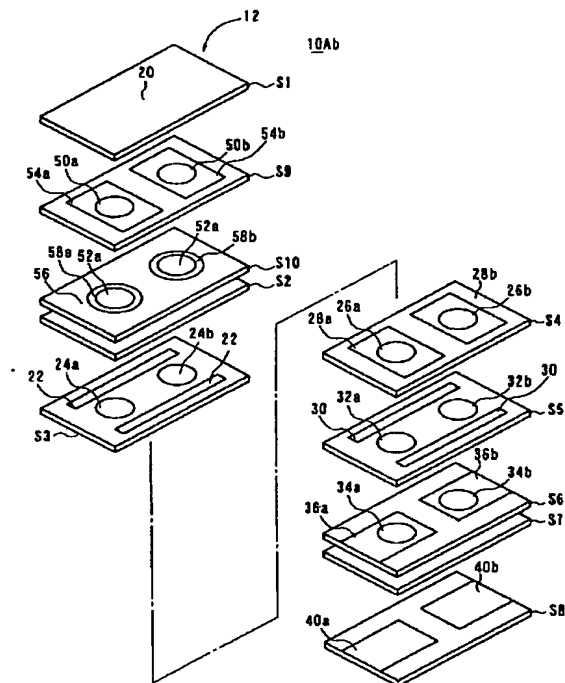
【図5】

FIG. 5



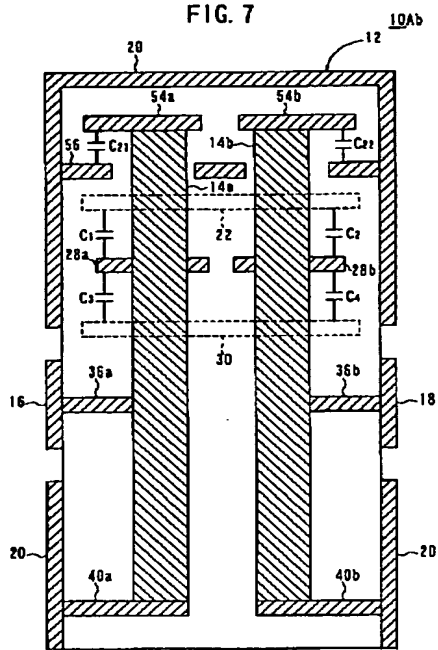
【図6】

FIG. 6



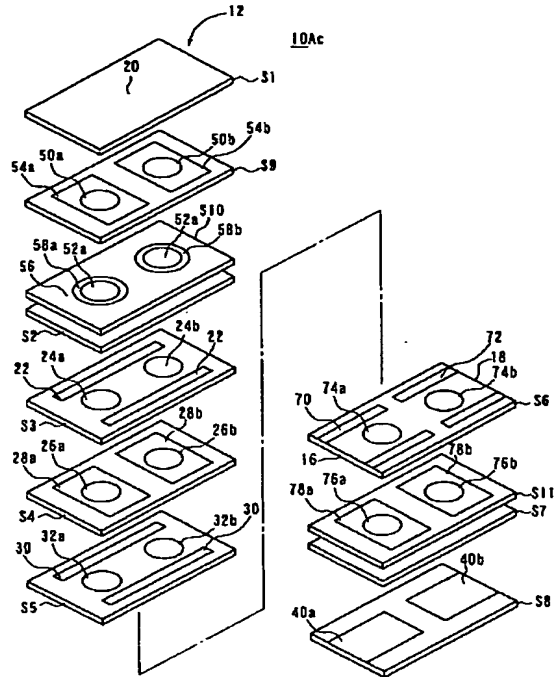
【図 7】

FIG. 7



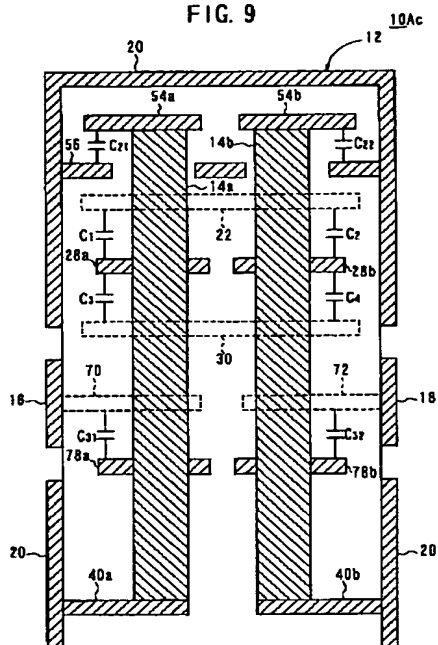
【図 8】

FIG. 8



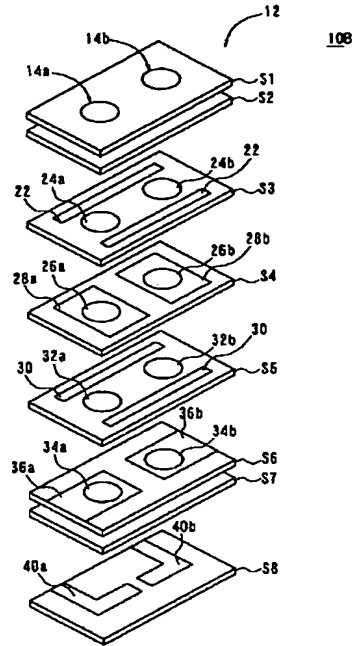
【図 9】

FIG. 9



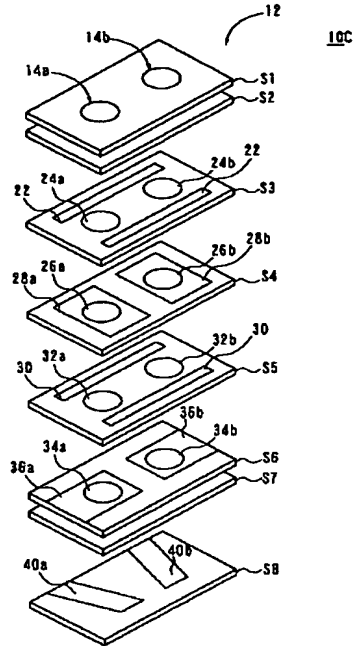
【図10】

FIG. 10



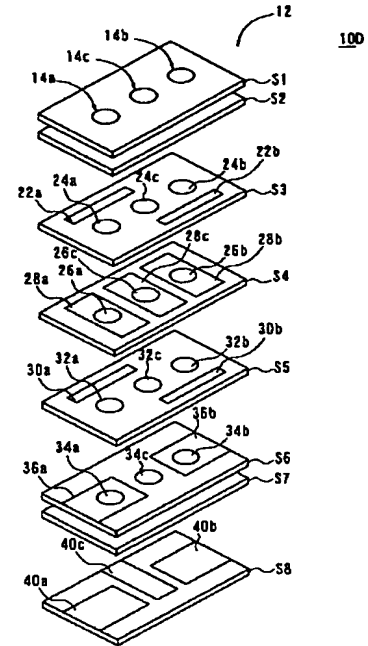
【図11】

FIG. 11



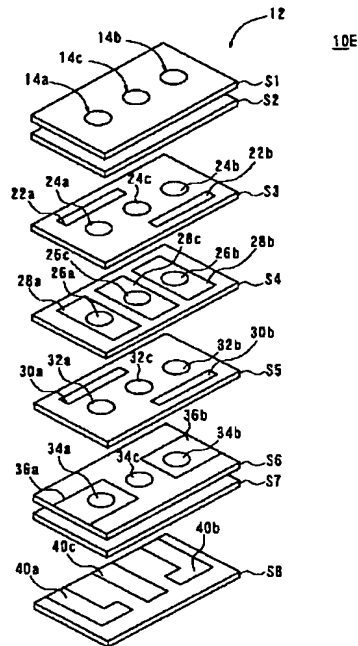
【図12】

FIG. 12



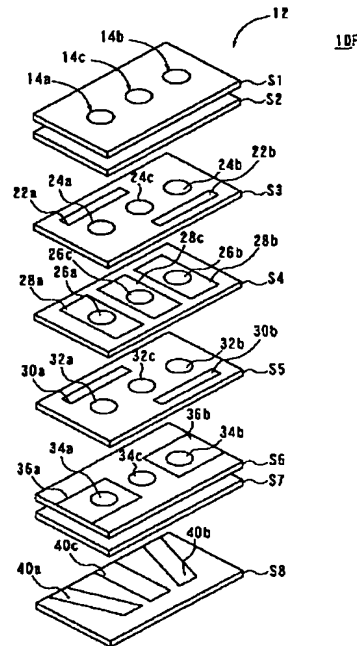
【図13】

FIG. 13



【図14】

FIG. 14



フロントページの続き

(72)発明者 水野 和幸

愛知県名古屋市瑞穂区須田町 2 番 56 号 日  
本碍子株式会社内

F ターム(参考) SJ006 HA04 HA15 HA17 HA18 HA25  
HA35 JA01 JA17 LA11 LA28  
MA03 MA07 NA03 NA04 NB07  
NB08 NC03 NE13 NE14 NF02